

引用格式:白连龙, Masao Kuriyama, 何洪楷. 一种 3D NAND 闪存负温度系数的读电压基准发生器[J]. 微电子学与计算机, 2019, 36(7): 12-16. [BAI L L, Masao Kuriyama, HE H K. A read reference generator with negative temperature coefficient for 3D NAND flash memory[J]. Microelectronics & Computer, 2019, 36(7): 12-16.]

一种 3D NAND 闪存负温度系数的读电压基准发生器

白连龙^{1,2,3}, Masao Kuriyama³, 何洪楷³

(1 中国科学院大学, 北京 100049; 2 中国科学院 微电子研究所, 北京 100029;

3 长江存储科技有限责任公司, 湖北 武汉 430200)

摘 要: 由于阈值电压(threshold voltage, V_{TH})的偏移, 3D NAND 闪存可靠性很容易受到温度变化的影响, 这将进一步恶化读取裕度. 为了解决这一问题, 本文提出了一种具有负温度系数的读电压基准发生器来补偿阈值电压随温度的变化. 本文所提出的具有负温度系数的电压电路通过分别调整负温度系数(complementary to absolute temperature, CTAT)电流和零温度系数(zero to absolute temperature, ZTAT)电流, 可输出具有相同负温度系数的不同大小的读电压, 并通过调制器(regulator)来提高其输出电压的范围. 结果表明, 所提出的方法可以提供一个可配置的读电压范围为 1.5 ~ 4.5 V.

关键词: 阈值电压; 3D NAND 闪存; 读电压发生器; 负温度系数电流; 零温度系数电流; 调制器

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2019)07-0012-05

A read reference generator with negative temperature coefficient for 3D NAND flash memory

BAI Lian-long^{1,2,3}, Masao Kuriyama³, HE Hong-kai³

(1 University of Chinese Academy of Sciences, Beijing 100049, China;

2 Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China;

3 Yangtze Memory Technologies Co., Ltd., Wuhan 430200, China)

Abstract: 3D NAND flash reliability is vulnerable to temperature variation due to the threshold voltages (V_{TH}) shift, which will further deteriorate the read margin. To solve this issue, a read reference generator with negative temperature coefficient was proposed to compensate the V_{TH} shift under the changes of temperature. The proposed generator outputs different level voltages with the same negative temperature coefficient by adjusting the CTAT (complementary to absolute temperature) current and ZTAT (zero to absolute temperature) current, respectively. And the regulator was used to enhance the range of output voltage. The results showed the proposed method could provide a configurable range of read voltage of 1.5 ~ 4.5 V.

Key words: threshold voltage; 3D NAND flash memory; read reference generator; CTAT current; ZTAT current; regulator

1 引言

随着 3D NAND 闪存工艺技术尺寸的不断减小以及每个单元存储比特数的不断增加^[1], 闪存单元变

得更容易受到各种类型的器件、电路级噪声、保留噪声、读取干扰噪声、单元到单元编程干扰噪声和编程/擦除周期噪声的影响^[2]. 这些误差源使 3D NAND 闪存的可靠性出现明显恶化的现象^[2]. 不管这些噪声误差的来源是什么, 上述问题已经被一种传统编程方式

得以解决,即使用纠错码(error-correcting codes, ECC)^[2].然而,由于未掺杂的 3D NAND 闪存多晶硅通道(ploy-silicon channel-hole)^[3],3D NAND 闪存单元中的电流在不同的温度下变化很大,并且这种电流变化进一步导致了存储单元中阈值电压的漂移^[3],为了解决这一问题,对阈值电压的补偿不可或缺.传统的数字方式的温度补偿为通过温度传感器检测温度,而后由 MCU(micro-controller)调用不同温度下的代码来控制修调温度,这种方法 MCU 的负担较重,需要每时每刻检测温度.相较数字方式,模拟方式的温度补偿可以产生一种和阈值电压具有相同负温度系数的电压,可随温度变化而自身发生改变,减缓了 MCU 需要每个温度都要修调温度系数的负担.文献[4-5]分别应用传统带隙基准技术加一个具有温度系数的电压对 NAND 闪存字线(word-line)进行补偿,受制于带隙基准供电电压的大小(通常为 3 V 以下),其输出电压范围较小,而 3D NAND 闪存与 2D NAND 闪存的区别之一在于 3D NAND 其读电压的范围较高,通常读电压最大值高于 3 V,故传统方法不再适用.本文提出的一种适用于 3D NAND 闪存的负温度系数的读电压发生器,通过增加调制器结构实现了大摆幅的输出,满足 3D NAND 闪存的设计需求.

2 温度补偿原理

在多级单元(multi-level cell, MLC) 3D NAND 闪存中,有四种不同的阈值电压分布,如图 1 所示,所有单元在进行电擦除以后都处于‘11’态^[6].在编程及擦除阶段,通过改变字线(word-line)以及衬底电位使电子从多晶硅沟道进出浮栅从而改变阈值电压的大小,如图 2 所示.在编程阶段每个闪存单元的阈值电压以很小步长逐步递增,直到达到所需要的值,闪存单元与普通的 MOS 晶体管类似,给定固定的栅极电压,其单元中的电流大小是阈值电压的函数,因此通过电流测量可以观测存储单元存储的阈值电压的大小^[6].然而,阈值电压对温度而言并不是一个恒定值,且阈值电压是一个具有负温度系数的参数.因此,在给定固定的读电压(read voltage, V_{read})的情况下,在不同的温度下, $(V_{\text{read}} - V_{\text{TH}})$ 电压并不是常数,因而会使闪存单元中电流发生变化故而使读取发生错误.然而,阈值电压不是受温度影响的唯一因素,其他参数也会受温度影响从而改变闪存单元中的电流,如载流子迁移率等.

然而,由于 NAND 闪存的特性,当 NAND 闪存

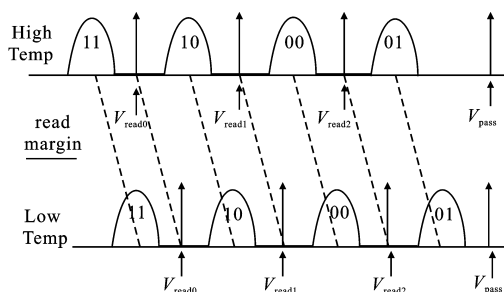


图 1 读电压和阈值电压随温度发生变化

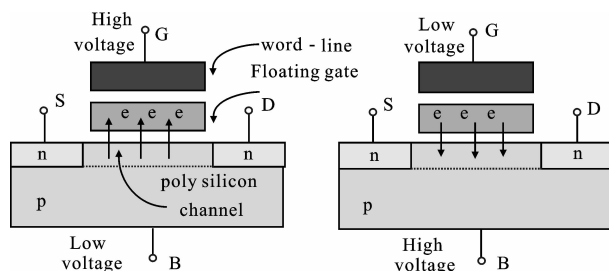


图 2 3D NAND 闪存单元

进行读操作时,被选中读取的闪存单元工作在线性区(B区域),并且是在接近亚阈值区(O点)读取^[6],如图 3 和图 4 所示,因此在这种情况下,当温度变化时,载流子迁移率影响小于阈值电压,这意味着阈值电压是受温度影响的主要参数,因此,为了能在任何温度下正确读取阈值电压,读电压的温度系数应与阈值电压相同^[4-6].因此,有下面的等式成立.

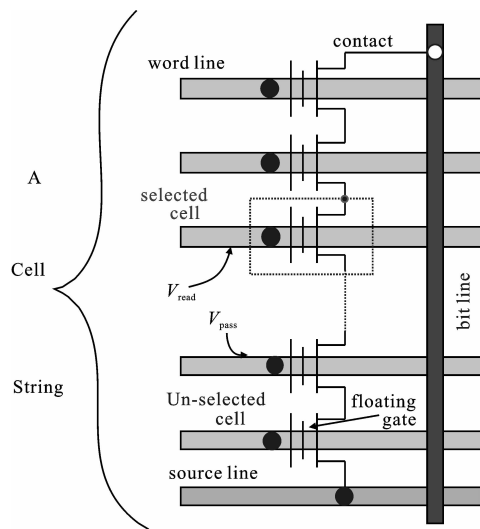


图 3 一个 3D NAND 闪存单元串

$$\frac{dV_{\text{TH}}}{dT} = \frac{dV_{\text{read}}}{dT} \quad (1)$$

式中,在一个闪存单元串中,未选择的闪存单元在其字线上通常施加的电压高于最大阈值电压的电压,通常称为 V_{pass} ^[6],见图 1 和图 3 (V_{pass} 一般大于 6 V).在

整个闪存单元串中只有一个字线上施加读电压控制其开启或关断,在其余闪存单元上全部加 V_{pass} 电压让其导通.这样就可以通过控制被选中的闪存单元的读电压的大小来使整个闪存单元串的导通与关断.

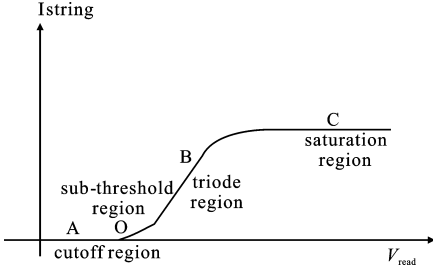


图4 单元串中电流和读电压的关系

3 所提出的电路

3.1 整体架构

前面提及读电压的最大值高于 3 V,故传统的带隙基准类型的温度补偿不能满足要求,因为普通的带隙基准只能工作在低压(low voltage, LV)状态下,因此需要将基准电压通过高压(high voltage, HV)进行放大.所提出的方法如图 5 所示,其基本原理如公式(2)所示,通过调节电阻 R_7 和 R_6 的比例便可输出与 V_{ref} 成比例的电压,本设计中 $R_7/R_6 = 4$.

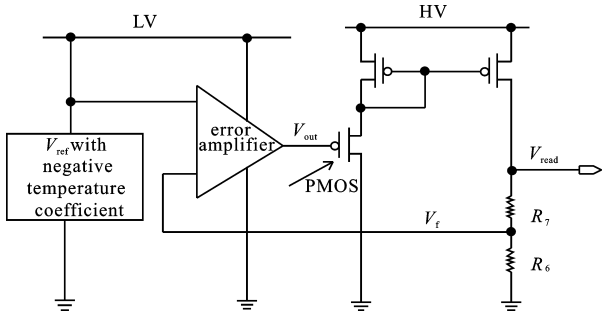


图5 所提出的温度补偿方法

$$\begin{aligned} V_{\text{read}} &= (V_{\text{ref}}/R_6)(R_6 + R_7) \\ &= V_{\text{ref}}(1 + R_7/R_6) = 5V_{\text{ref}} \end{aligned} \quad (2)$$

式中, V_{ref} 是一个具有负温度系数的基准电压; V_{read} 可通过调制器的作用从而输出一个和 V_{ref} 相关的具有大摆幅的基准电压. 并且对于不同的共模输入电压 V_{ref} , 由于误差放大器的输出电压 V_{out} 可能会使 NMOS 的栅源电压低于其开启电压, 故在本设计中应用 PMOS 替代 NMOS.

传统的 LDO(low dropout regulator) 型电路, 如图 6 所示, 也可产生一个和基准电压成比例的电压^[7], 如公式(3) 所示, 然而其不能满足该设计要求. 其基本原理与公式(2) 相似.

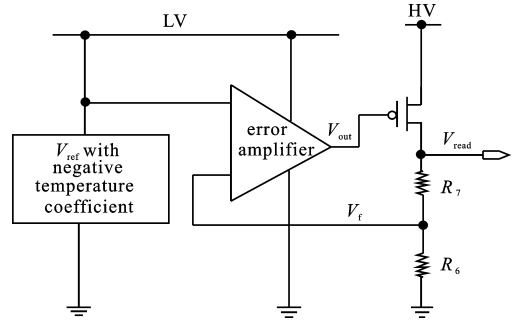


图6 LDO 型电路结构

整理可得可得,

$$V_{\text{read}} = V_f[1 + (R_7/R_6)] \quad (3)$$

式中, 由于误差放大器的作用 V_{ref} 和 V_f 相同, 通过调节电阻 R_7 和 R_6 的比例同样可达到使 V_{ref} 电压变大的目的, 然而, 如前所述, 读电压的值可达 4.5 V. 而 LDO 类型的调整管工作在饱和区, 在这种情况下有 $HV - V_{\text{out}} - |V_{\text{THP}}| \leq HV - V_{\text{read}}$ (4)

$$\text{即: } V_{\text{out}} \geq V_{\text{read}} - |V_{\text{THP}}| \quad (5)$$

作为高压管, 其阈值电压为 1.5 V, 当读电压为 4.5 V 时, 有 $V_{\text{out}} \geq 3\text{V}$, 这对于工作在低压状态下的误差放大器显然是不可能的, 故 LDO 型电路不能适用于高输出电压电路. 因此相较传统 LDO 型电路结构, 所提出的电路结构既保留了 LDO 的驱动能力, 又可输出较大电压, 满足了设计需求.

3.2 V_{ref} 电路的设计

式中, V_{ref} 是一个具有负温度系数的基准电压, 其原理为: 通过将有 m 条支路的负温度系数电流 I_{CTAT} 与有 n 条支路的零温度系数电流 I_{ZTAT} 流入输出电阻 R 以产生所需的读取电压^[4-5]. V_{ref} 表达式如下所示.

$$V_{\text{ref}} = mV_{\text{CTAT}} + nV_{\text{ZTAT}} \quad (6)$$

式中, m 和 n 分别调节读电压的温度系数和大小. V_{CTAT} 和 V_{ZTAT} 表示如下.

$$V_{\text{CTAT}} = I_{\text{CTAT}}R_5 \quad (7)$$

$$V_{\text{ZTAT}} = I_{\text{ZTAT}}R_5 \quad (8)$$

$$I_{\text{CTAT}} = V_{\text{BE1}}/R_1 \quad (9)$$

$$I_{\text{ZTAT}} = V_{\text{BE2}}/R_3 + (V_{\text{BE2}} - V_{\text{BE3}})/R_2 \quad (10)$$

$$\Delta V_{\text{BE}} = V_{\text{BE2}} - V_{\text{BE3}} = V_T \ln N \quad (11)$$

$$I_{\text{ZTAT}} = \frac{1}{R_3}(V_{\text{BE2}} + \frac{R_3}{R_2}V_T \ln N) \quad (12)$$

$$V_T = \frac{kT}{q} \quad (13)$$

式中, V_T 是热电压; K 和 Q 分别为玻耳兹曼常数和电荷. N 是三极管 V_{BE3} 和 V_{BE2} 的基极 - 发射极面积

之比(本文中 $N = 8$).

图 7 所示为负温度系数电流 I_{CTAT} 产生电路,三极管是具有良好负温度特性的器件,由于 R_1 两端的电压等于 V_{BE1} ,因此由公式(9)可知, I_{CTAT} 是负的温度系数电流,其中通过电流镜复制到有 m 条分支的偏置电路,这里 $m = 32$,使能信号通过 5 输入的数字信号控制不同支路的关断和导通,以产生不同的温度系数.这里没有讨论 R_1 的温度系数,因为 V_{CTAT} 包含 R_1 和 R_5 ,从而消除了电阻的温度系数,故我们仍然认为 I_{CTAT} 是一个负温度系数的电流.图 8 所示为电流型带隙基准(bandgap reference, BGR)^[8] 零温度系数电流 I_{ZTAT} 产生电路,通过电流镜复制到有 n 条分支的偏置电路.这里 $n = 64$,并且使能信号通过 6 输入的数字信号控制不同支路的关断和导通,以产生不同的零温度系数的电流.如前所述,因为 R_2 、 R_3 和 R_5 具有相同的温度系数,因此我们仍然认为 I_{ZTAT} 是零温度系数电流,该电流流过输出电阻可以产生不同零温度系数的电压.

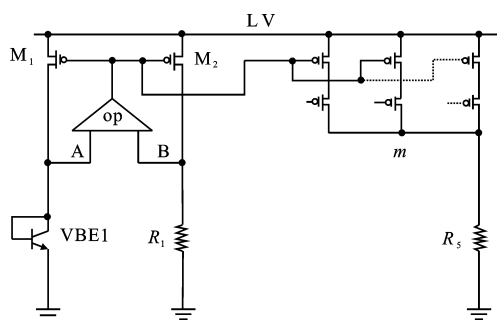


图 7 负温度系数偏置电路

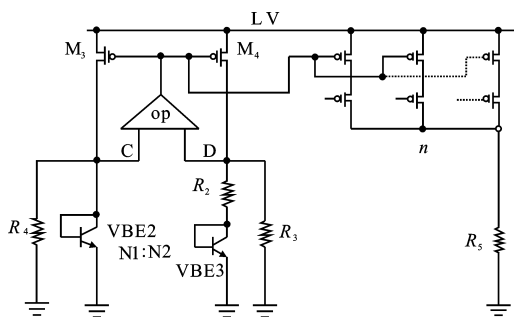


图 8 零温度系数电压产生电路

3.3 误差放大器的分析与设计

在本设计中,由于 V_{ref} 的输出电压选取较低范围的值(约 0.3~0.9 V),经调制器放大后方可得到输出电压 V_{read} ,故 NMOS 输入型差分放大器因其共模输入有下限的限制^[9]而不满足本设计需求.本文采用 PMOS 输入型差分放大器作为误差放大器,如图 9 所示.其中 PMOS 输入型误差放大器的共模输

入电平可低至 0 V^[9].

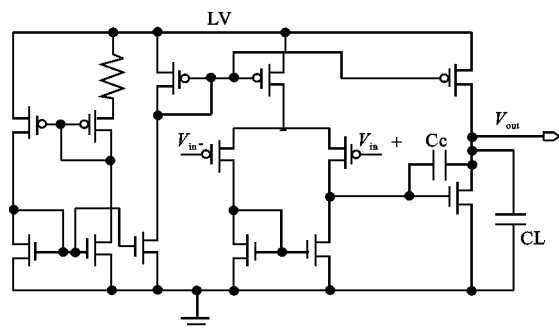


图 9 PMOS 输入型误差放大器

4 结果分析

图 10 描述了在不同工艺角下 V_{ZTAT} 电压选择不同支路导通的状态下其输出电压随温度的变化,其中 $n = 64$,其分辨率为每支路约为 21 mV 左右,也即电压变化范围为 0 ~ 1.25 V.当 $n = 10$ 时,其温度系数为 SS 工艺角:4.53 ppm/°C, TT 工艺角:4.67 ppm/°C, FF 工艺角:4.77 ppm/°C;当 $n = 60$ 时,其温度系数为 SS 工艺角:23.68 ppm/°C, TT 工艺角:28.08 ppm/°C, FF 工艺角为 23.15 ppm/°C.且在不同电源电压下当 $n = 10$ 时,其输出电压变化在 1 mV 以内,当 $n = 60$ 时,其输出电压变化在 4 mV 左右.

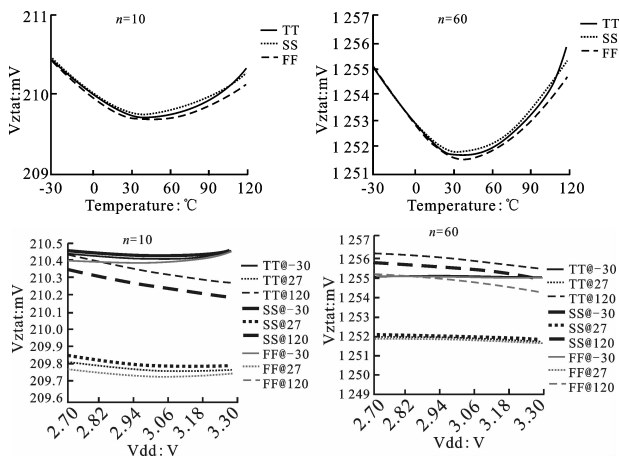


图 10 V_{ZTAT} 的输出电压随温度及电源电压的变化

图 11 描述了 V_{CTAT} 电压随温度和电源电压的变化.其中 $m = 32$,每条支路分辨率约为 -0.03 mV/°C.当 $m = 10$ 时,在 TT、SS 以及 FF 工艺角下其输出电压 V_{CTAT} 的温度系数为 -0.3 mV/°C.当 $m = 10$ 时,在 TT、SS 以及 FF 工艺角下 V_{CTAT} 的电压几乎不随电源电压发生,在 TT、SS 以及 FF 工艺角下变化约为 0.07 mV 左右.

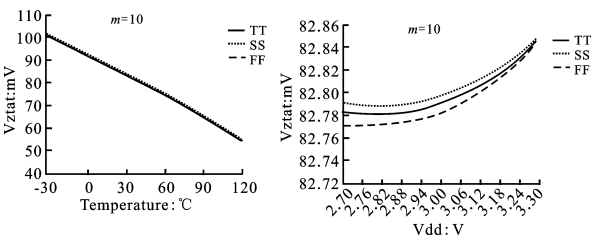


图 11 V_{CTAT} 的输出电压随温度及电源电压的变化

如前所述,在本设计中每条 V_{CTAT} 电路的温度系数为 $-0.03\text{ mV}/^{\circ}\text{C}$,且 $R_7/R_6=4$,而 NAND 闪存中每个存储单元其阈值电压的温度系数为 $-1.5\text{ mV}/^{\circ}\text{C}$,故选择 $m=10$,便有 V_{ref} 的温度系数为 $-0.3\text{ mV}/^{\circ}\text{C}$,经调制器放大 5 倍后为 $-1.5\text{ mV}/^{\circ}\text{C}$.接下来调节 V_{ZTAT} 偏置电路 n 的大小便可输出不同大小但具有相同温度系数的读电压,图 12 显示了当 V_{ref} 的温度系数固定以后,也即 $m=10$ 时,选择不同支路 n 导通时 V_{ref} 和 V_f 的输出电压范围为 $0.3\sim0.9\text{ V}$,且其温度系数为 $-0.3\text{ mV}/^{\circ}\text{C}$,并且经调制器放大 5 倍后 V_{read} 输出电压范围为 $1.5\sim4.5\text{ V}$,且其温度系数约为 $-1.5\text{ mV}/^{\circ}\text{C}$.

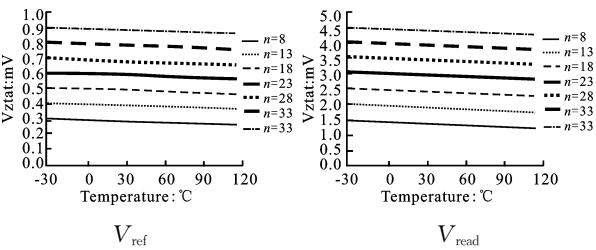


图 12 V_{ref} 及 V_{read} 的输出电压

5 结束语

本文提出了一种适用于 3D NAND 的具有负温度系数的读电压基准发生器,并提出一种新型调制器结构以增大读电压的输出摆幅.应用 $0.18\text{ }\mu\text{m}$ CMOS 工艺技术实现,解决了 3D NAND 闪存中阈值电压随温度漂移产生的问题.结果表明,输出读电压的温度系数为 $-1.5\text{ mV}/^{\circ}\text{C}$,且读电压的范围为 $1.5\sim4.5\text{ V}$ 左右,其性能参数满足 3D NAND 的设计需求.

参考文献:

[1] CAI Y, HARATSCH E F, MUTLU O, et al. Threshold

voltage distribution in MLC NAND flash memory: characterization, analysis, and modeling[C]// Design, Automation & Test in Europe Conference & Exhibition, Grenoble, France, IEEE, 2013;1285-1290.

[2] CAI Y, LUO Y, HARATSCH E F, et al. Data retention in MLC NAND flash memory: Characterization, optimization, and recovery [C]// IEEE, International Symposium on High PERFORMANCE Computer Architecture, New Orleans, USA, IEEE, 2015; 551-563.

[3] CHOI S W, PARK K T, PASSERINI M, et al. A cell current compensation scheme for 3D NAND FLASH memory[C]// Solid-State Circuits Conference, Lausanne, Switzerland, IEEE, 2016;1-4.

[4] MIYAJI K, JOHGUCHI K, HIGUCHI K, et al. An integrated variable positive/negative temperature coefficient read reference generator for MLC PCM/NAND Hybrid 3D SSD[C]// Solid State Circuits Conference, Singapore, IEEE, 2013;313-316.

[5] TANZAWA T, TANAKA T, TAMADA S, et al. A temperature compensation word-line voltage generator for multi-level cell NAND Flash memories[C]// ESS-CIRC 2010. [S. L.], IEEE, 2010;106-109.

[6] MICHELONI R, CRIPPA L, MARELLI A. Inside NAND Flash Memories[M]. Berlin: Springer Netherlands, 2010.

[7] 王超. 一个快速瞬态响应无片外电容 LDO 设计[D]. 广州:华南理工大学, 2018.

[8] KLECZEK R, GRYBOS P. Low voltage area efficient current-mode CMOS bandgap reference in deep submicron technology[C]// Mixed Design of Integrated Circuits & Systems, Lublin, Poland. IEEE, 2014; 247-251.

[9] 王好德,王永顺,史琳,等. 高性能 CMOS 运算放大器的设计[J]. 微电子学, 2011, 41(1): 19-22.

作者简介:

白连龙 男,(1992-),硕士研究生.研究方向为模拟集成电路设计. E-mail:1373591038@qq.com.

Masao Kuriyama 男,(1963-),硕士.研究方向为 NAND 闪存设计.

何洪楷 男,(1973-),硕士.研究方向为高速接口.